

POLITECNICO DI TORINO

ESAME DI STATO PER L'ABILITAZIONE ALLA PROFESSIONE DI INGEGNERE I SESSIONE ANNO 2002 - SEZIONE A - RAMO ELETTRONICA – TEMA 2

Progettare un semplice processore a 12 bit, con 4 istruzioni codificate come segue:

- LD <indirizzo>
AC \leftarrow M[indirizzo]
- ST <indirizzo>
M[indirizzo] \leftarrow AC
- ADD <indirizzo>
AC \leftarrow AC + M[indirizzo]
- BNEG <indirizzo>
if AC[11] then PC \leftarrow indirizzo

00	<indirizzo>
01	<indirizzo>
10	<indirizzo>
11	<indirizzo>

Il processore deve funzionare a una frequenza di 100 MHz, e deve avere:

- un registro accumulatore a 12 bit, chiamato AC (il cui bit più significativo è indicato come AC[11]),
- un contatore di programma a 10 bit, chiamato PC,
- una memoria, per istruzioni e dati, di 1024 parole di 12 bit ciascuna, chiamata M.

Altri registri possono essere aggiunti secondo necessità, in base alle decisioni di progetto.

La memoria (RAM statica sincrona, per semplicità) ha 10 bit di indirizzo (Addr), 12 bit di dato in ingresso (Din), 12 bit di dato in uscita (Dout), e un segnale di Write (attivo alto). La tempistica è come segue.

- Il ciclo di scrittura inizia quando il segnale Write ha un fronte di salita. In quel momento i valori di Addr e Din devono essere stabili da almeno 1 nsec. Il segnale di Write deve rimanere alto per almeno 5 nsec, e può tornare alto dopo essere stato basso per almeno 5 nsec.
- Quando Write è basso da almeno 5 nsec, la memoria è in lettura. In questa situazione Dout contiene il valore della cella puntata da Addr, con un ritardo di 5 nsec rispetto ai cambiamenti di valore di Addr.

Esegui i passi seguenti di progetto:

- Progettare lo schema a blocchi del processore, usando blocchi funzionali quali: registri a n bit con abilitazione al caricamento (Enable) e Reset sincroni, sommatore, multiplexer (servono circa 5-6 registri, 3-4 multiplexer e 1-2 sommatore).
- Descrivere qualitativamente i passi di trasferimento tra registri necessari per realizzare ciascuna delle 4 istruzioni.
- Disegnare il diagramma a stati dell'unità di controllo, indicando il valore dei segnali di controllo (Enable dei registri, controlli dei multiplexer) in ogni stato (se il diagramma è di Moore) o per ogni transizione (se il diagramma è di Mealy). Non è necessario progettare l'unità di controllo in dettaglio.
- Analizzare i ritardi nei blocchi principali, supponendo che il ritardo di ciascuna delle porte base (NOT, NAND fino a 4 ingressi, NOR fino a 4 ingressi, XOR a 2 ingressi) sia di 0.1 nsec, e verificare che il processore sia in grado di funzionare a 100 Mhz. Supporre che i registri abbiano tempo di setup di 1 nsec e tempo di hold di 0 nsec.

POLITECNICO DI TORINO

ESAME DI STATO PER L'ABILITAZIONE ALL'ESERCIZIO DELLA PROFESSIONE DI INGEGNERE

SEZIONE A

I SESSIONE 2002

**PARTE B DEL TEMA
COMUNE A TUTTI I SETTORI
(CIVILE ED AMBIENTALE,
INDUSTRIALE,
DELL'INFORMAZIONE)**

Il candidato dovrà dare risposta, in modo schematico, relativamente al tema prescelto compatibilmente al tema stesso, su almeno due delle seguenti domande:

- 1. principi generali di stima del valore;**
- 2. normative di riferimento;**
- 3. le figure e le responsabilità di chi progetta, esegue e controlla;**
- 4. sostenibilità degli interventi;**
- 5. sicurezza;**
- 6. qualità;**
- 7. conoscenza dei risvolti tariffari.**

Manfredi
Manfredi