

POLITECNICO DI TORINO
ESAMI DI STATO PER L'ABILITAZIONE ALL'ESERCIZIO
DELLA PROFESSIONE DI INGEGNERE DELL'INFORMAZIONE

I Sessione 2017 - Sezione A
Settore dell'Informazione

PROVA PRATICA del 24 luglio 2017

Il Candidato svolga uno a scelta fra i seguenti temi proposti.

Gli elaborati prodotti dovranno essere stilati in forma chiara, ordinata, sintetica e leggibile.

La completezza, l'attinenza al tema e la chiarezza degli elaborati costituiranno elementi di valutazione.

Tema n. 1

Si consideri il problema del prelievo non-invasivo di segnali elettroencefalografici. Al fine di acquisire segnali con il massimo contenuto informativo rispetto al sistema fisiologico in analisi, occorre prestare attenzione, in primis, alla strumentazione di prelievo e, in seconda analisi, a tutti i processi di condizionamento del segnale e di elaborazione del dato.

Dopo aver descritto il significato fisio-patologico del segnale EEG e le informazioni in esso contenute, il candidato:

1. Disegni e dimensioni un sistema di acquisizione di segnale EEG multicanale, eventualmente con posizionamento di tipo 10-20, descrivendo le accortezze necessarie ad innalzare il CMRR del sistema di prelievo.
2. Dimensioni la corretta frequenza di campionamento dei singoli canali EEG, stimando il flusso dati complessivo, sulla base del sistema di acquisizione di cui al punto precedente.
3. Descriva e dimensioni la maschera di un filtro analogico per il *denoising* del segnale EEG, giustificando le scelte operate. Eventualmente, ne fornisca una possibile implementazione in digitale, specificando le caratteristiche della tipologia di filtro digitale scelto, in funzione dei disturbi che possono comparire, nella pratica, sul segnale EEG.
4. Progetti un algoritmo in grado di calcolare la potenza relativa delle bande del segnale EEG in tempo reale, fornendo la descrizione dell'algoritmo mediante flow-chart.

Tema n. 2

Sistema di trasmissione numerica cellulare con modulazione OFDM.

Si consideri il progetto di un sistema di trasmissione numerica di tipo cellulare radiomobile con le seguenti specifiche:

Banda totale del sistema: $B = 20 \text{ MHz}$

Frequenza portante: $f_0 = 3 \text{ GHz}$

Traffico singolo utente: da $R_u = 10 \text{ kbit/s}$ a $R_u = 10 \text{ Mbit/s}$ con latenza massima di 5 ms

Traffico globale massimo: $R = 50 \text{ Mbit/s}$

Condizioni di propagazione: Outdoor

- massimo "delay spread" $\sigma_T = 1 \mu\text{s}$,
- massima velocità del mobile $v = 250 \text{ km/h}$

Attenuazione: per $d > 1 \text{ m}$

$$\alpha(d) = \alpha_0 d^\gamma$$

dove d è espressa in metri e $\gamma = 3.5$

$$\alpha_0 = \left(\frac{f_0}{c} 4\pi \right)^2 = 15791$$

Massima potenza trasmessa in up-link: 1W

Massima potenza trasmessa in down-link: 10W

Temperatura equivalente ricevitori: 400 K

Guadagno antenna stazione base: $G_t = 20 \text{ dB}$

Guadagno antenna mobile: $G_r = 3 \text{ dB}$

Modulazione: Orthogonal Frequency Division Multiplex (OFDM).

Si progetti il sistema, facendo le opportune realistiche assunzioni laddove siano mancanti i dati, in particolare:

1. Discutere le caratteristiche di selettività nel tempo e in frequenza del canale
2. Determinare il numero di portanti OFDM da utilizzare
3. Determinare la lunghezza del prefisso ciclico per il simbolo OFDM
4. Discutere le possibili strategie per il Duplex (FDD-TDD) descrivendo vantaggi e svantaggi.
5. Discutere possibili soluzioni per l'accesso multiutente al mezzo fisico (TDMA, CDMA e FDMA o ibridi), descrivendone vantaggi e svantaggi sia per il canale diretto (down-link) che per quello di ritorno (Up-link). Si discutano anche le strategie da adottare per ridurre l'interferenza inter-cella.
6. Considerando un particolare schema di accesso a piacere, descrivere un metodo per l'allocazione delle risorse ai vari utenti per massimizzare la capacità del sistema
7. Considerando un particolare schema di accesso e di allocazione a piacere, determinare il raggio massimo della cella, considerando il caso peggiore, un canale gaussiano non selettivo e trascurando l'interferenza inter-cella.

Per determinare la potenza minima per trasmettere in maniera affidabile un certo traffico netto, si utilizzino i risultati della teoria dell'informazione, che legano la potenza trasmessa con le risorse allocate ed il traffico.

Tema n. 3

Si progetti un sistema automatico di apertura porte basato sull'identificazione di un tag RFID. Si assuma per semplicità che il tag RFID (tessera o braccialetto) contenga un codice di 10 byte e che il codice che consente l'apertura della porta sia unico.

Il sistema deve prevedere 3 moduli opportunamente collegati: un modulo di lettura RFID, un modulo di controllo e un modulo di alimentazione.

Il modulo di lettura deve leggere l'informazione contenuta nel tag RFID e inviarla al modulo di controllo. Si utilizzi a questo scopo il componente EM18 (il cui Datasheet è presentato nell'allegato 1) configurato per operare in modalità seriale indicando i collegamenti elettrici di ogni pin.

Il modulo di controllo deve essere in grado di interpretare il codice restituito dal modulo di lettura e confrontarlo con il codice memorizzato in una ROM esterna (SN7488A, il cui Datasheet è presentato nell'allegato 2). In caso di esito positivo del confronto, il modulo deve inviare un segnale con tensione +12 V della durata di 1 secondo alla serratura elettrica della porta, la quale, in presenza di questo segnale di controllo "alto", assorbe 500 mA.

Il modulo di controllo può essere progettato, in alternativa:

- o usando componenti logici discreti, riportando il diagramma degli stati di una rete in grado di ricevere i dati dalla porta seriale del modulo di lettura, verificare la correttezza dei dati ricevuti considerando i due byte di codice di controllo inviati dal componente EM18, confrontare il dato letto con quello memorizzato nella ROM;
- o con un microcontrollore a scelta, riportandone la programmazione completa nel linguaggio scelto e indicando i collegamenti circuitali richiesti per alimentazione e corretto funzionamento.

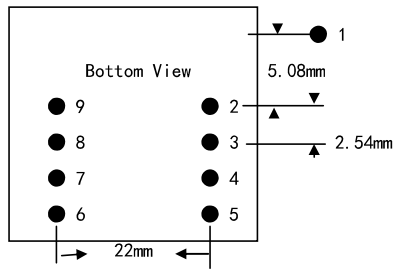
Il modulo di alimentazione deve prelevare il segnale dalla rete elettrica (230V, 50Hz) e fornire l'alimentazione al modulo di lettura e al modulo di controllo. In assenza di segnale di rete, il sistema deve rimanere attivo per almeno un'ora e garantire in questo lasso di tempo almeno 10 aperture della porta (si utilizzi a tale scopo una ragionata stima conservativa dei consumi del modulo di controllo e del modulo di lettura). Si riporti lo schema elettrico di questo modulo ricorrendo, se necessario, ad integrati della serie LM7800 (riportati nell'allegato 3).

Le scelte di progetto devono essere indirizzate al contenimento dei costi di produzione e dei consumi elettrici. Per le scelte di progetto lasciate libere e i dati non esplicitamente riportati nel testo si ricorra a ragionevoli e giustificate ipotesi.

EM-18 RFID Reader

Tech parameter:

- voltage: DC5V
- electrical current: <50MA
- operating frequency: 125KHZ
- Read distance: 10CM.



Basal Specifications:

1	VCC	5V
2	GND	GND
3	BEEP	BEEP AND LED
4	ANT	NO USE
5	ANT	NO USE
6	SEL	HIGH IS RS232, LOW IS WEIGAND
7	RS232	RS232
8	D1	WEIGAND DATA 1
9	D0	WEIGAND DATA 0

Ou pu forma :

1. Wiegand26 (format)

Bit	0	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	17	18	19	20	21	22	23	24	25	
Note	P	D	D	D	D	D	D	D	D	D	D	D	D	D	D	D	D	D	D	D	D	D	D	D	D	P	
	P	E	E	E	E	E	E	E	E	E	E	E	E	E	E	E	0	0	0	0	0	0	0	0	0	0	P

Note: E: Summed for even parity 0: Summed for odd parity P:
 parity(even or odd) D: Data code for card:the data will use the last 24 data bits of card

2. RS232 interface format:

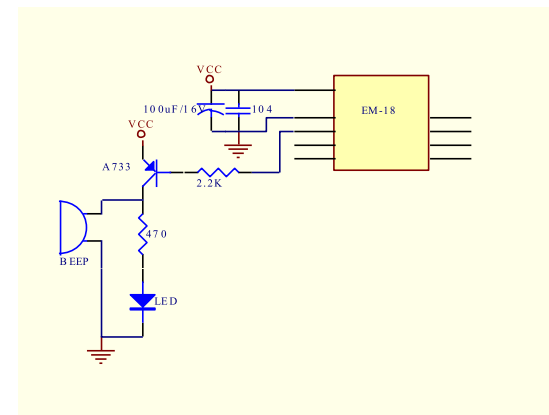
10 ASCII DATA (card no.) + 2 ASCII DATA (XOR result)

- 1. data baud rate:9600BPS
- 2. data bit: 8bits
- 3. Parity check: none
- 4. stop bit: 1

Des rip ion:

32mm (length) * 32mm (width) * 8mm (height)

app ied ir e:





L7800 series

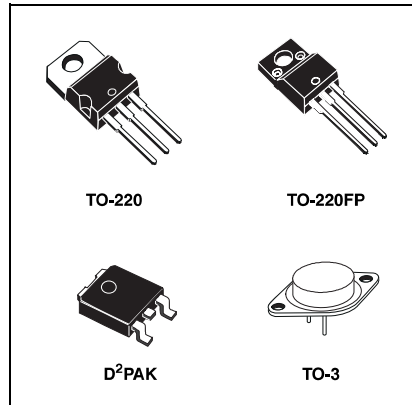
Positive voltage regulators

Feature summary

- Output current to 1,5A
- Output voltages of 5; 5.2; 6; 8; 8.5; 9; 10; 12; 15; 18; 24V
- Thermal overload protection
- Short circuit protection
- Output transition SOA protection

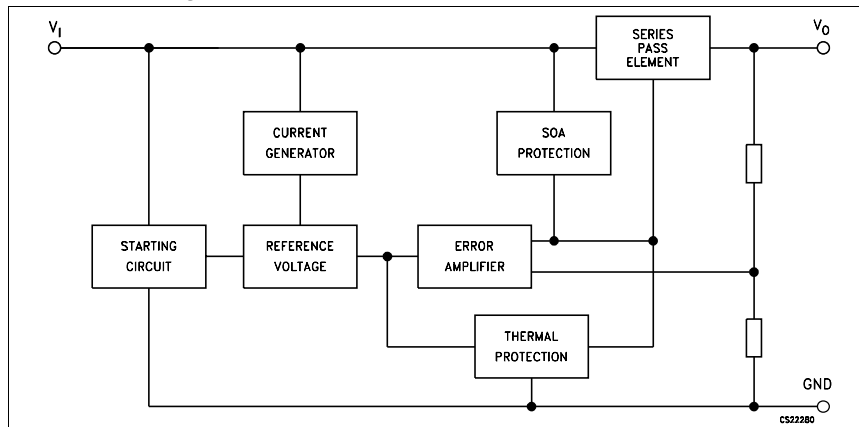
Description

The L7800 series of three-terminal positive regulators is available in TO-220, TO-220FP, TO-3 and D²PAK packages and several fixed output voltages, making it useful in a wide range of applications. These regulators can provide local on-card regulation, eliminating the distribution problems associated with single point regulation. Each type employs internal current limiting, thermal shut-down and safe area protection, making it essentially indestructible. If adequate heat sinking is provided, they can deliver over 1A output current. Although designed



primarily as fixed voltage regulators, these devices can be used with external components to obtain adjustable voltage and currents.

Schematic diagram



Maximum ratings

L7800 series

2 Maximum ratings

Table 1. Absolute maximum ratings

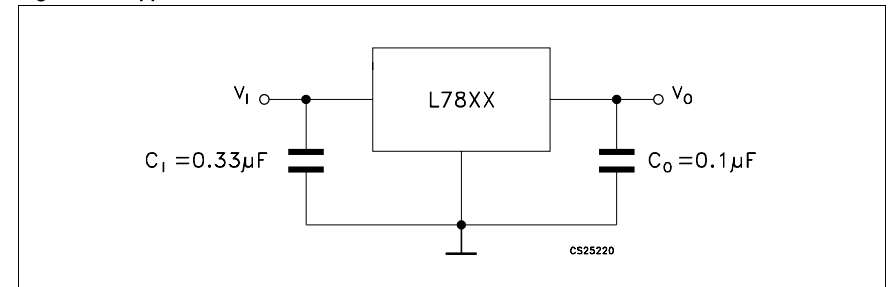
Symbol	Parameter	Value	Unit	
V _I	DC Input voltage	for V _O = 5 to 18V	35	V
		for V _O = 20, 24V	40	
I _O	Output current	Internally Limited		
P _D	Power dissipation	Internally Limited		
T _{STG}	Storage temperature range	-65 to 150	°C	
T _{OP}	Operating junction temperature range	for L7800	-55 to 150	°C
		for L7800C	0 to 150	

Note: Absolute Maximum Ratings are those values beyond which damage to the device may occur. Functional operation under these condition is not implied

Table 2. Thermal Data

Symbol	Parameter	D ² PAK	TO-220	TO-220FP	TO-3	Unit
R _{thJC}	Thermal resistance junction-case	3	5	5	4	°C/W
R _{thJA}	Thermal resistance junction-ambient	62.5	50	60	35	°C/W

Figure 3. Application circuits



4 Electrical characteristics

Table 3. Electrical characteristics of L7805 (refer to the test circuits, $T_J = -55$ to 150°C , $V_I = 10\text{V}$, $I_O = 500\text{ mA}$, $C_1 = 0.33\ \mu\text{F}$, $C_O = 0.1\ \mu\text{F}$ unless otherwise specified)

Symbol	Parameter	Test conditions	Min.	Typ.	Max.	Unit
V_O	Output voltage	$T_J = 25^\circ\text{C}$	4.8	5	5.2	V
V_O	Output voltage	$I_O = 5\text{ mA to }1\text{ A}$, $P_O \leq 15\text{ W}$ $V_I = 8$ to 20 V	4.65	5	5.35	V
$\Delta V_O^{(1)}$	Line regulation	$V_I = 7$ to 25 V , $T_J = 25^\circ\text{C}$		3	50	mV
		$V_I = 8$ to 12 V , $T_J = 25^\circ\text{C}$		1	25	
$\Delta V_O^{(1)}$	Load regulation	$I_O = 5\text{ mA to }1.5\text{ A}$, $T_J = 25^\circ\text{C}$			100	mV
		$I_O = 250$ to 750 mA , $T_J = 25^\circ\text{C}$			25	
I_d	Quiescent current	$T_J = 25^\circ\text{C}$			6	mA
ΔI_d	Quiescent current change	$I_O = 5\text{ mA to }1\text{ A}$			0.5	mA
		$V_I = 8$ to 25 V			0.8	
$\Delta V_O/\Delta T$	Output voltage drift	$I_O = 5\text{ mA}$		0.6		mV/ $^\circ\text{C}$
eN	Output noise voltage	$B = 10\text{ Hz to }100\text{ kHz}$, $T_J = 25^\circ\text{C}$			40	$\mu\text{V}/V_O$
SVR	Supply voltage rejection	$V_I = 8$ to 18 V , $f = 120\text{ Hz}$	68			dB
V_d	Dropout voltage	$I_O = 1\text{ A}$, $T_J = 25^\circ\text{C}$		2	2.5	V
R_O	Output resistance	$f = 1\text{ KHz}$		17		m Ω
I_{sc}	Short circuit current	$V_I = 35\text{ V}$, $T_J = 25^\circ\text{C}$		0.75	1.2	A
I_{scp}	Short circuit peak current	$T_J = 25^\circ\text{C}$	1.3	2.2	3.3	A

1. Load and line regulation are specified at constant junction temperature. Changes in V_O due to heating effects must be taken into account separately. Pulse testing with low duty cycle is used.

Table 6. Electrical characteristics of L7812 (refer to the test circuits, $T_J = -55$ to 150°C , $V_I = 19\text{V}$, $I_O = 500\text{ mA}$, $C_1 = 0.33\ \mu\text{F}$, $C_O = 0.1\ \mu\text{F}$ unless otherwise specified)

Symbol	Parameter	Test conditions	Min.	Typ.	Max.	Unit
V_O	Output voltage	$T_J = 25^\circ\text{C}$	11.5	12	12.5	V
V_O	Output voltage	$I_O = 5\text{ mA to }1\text{ A}$, $P_O \leq 15\text{ W}$ $V_I = 15.5$ to 27 V	11.4	12	12.6	V
$\Delta V_O^{(1)}$	Line regulation	$V_I = 14.5$ to 30 V , $T_J = 25^\circ\text{C}$			120	mV
		$V_I = 16$ to 22 V , $T_J = 25^\circ\text{C}$			60	
$\Delta V_O^{(1)}$	Load regulation	$I_O = 5\text{ mA to }1.5\text{ A}$, $T_J = 25^\circ\text{C}$			100	mV
		$I_O = 250$ to 750 mA , $T_J = 25^\circ\text{C}$			60	
I_d	Quiescent current	$T_J = 25^\circ\text{C}$			6	mA
ΔI_d	Quiescent current change	$I_O = 5\text{ mA to }1\text{ A}$			0.5	mA
		$V_I = 15$ to 30 V			0.8	
$\Delta V_O/\Delta T$	Output voltage drift	$I_O = 5\text{ mA}$		1.5		mV/ $^\circ\text{C}$
eN	Output noise voltage	$B = 10\text{ Hz to }100\text{ kHz}$, $T_J = 25^\circ\text{C}$			40	$\mu\text{V}/V_O$
SVR	Supply voltage rejection	$V_I = 15$ to 25 V , $f = 120\text{ Hz}$	61			dB
V_d	Dropout voltage	$I_O = 1\text{ A}$, $T_J = 25^\circ\text{C}$		2	2.5	V
R_O	Output resistance	$f = 1\text{ KHz}$		18		m Ω
I_{sc}	Short circuit current	$V_I = 35\text{ V}$, $T_J = 25^\circ\text{C}$		0.75	1.2	A
I_{scp}	Short circuit peak current	$T_J = 25^\circ\text{C}$	1.3	2.2	3.3	A

1. Load and line regulation are specified at constant junction temperature. Changes in V_O due to heating effects must be taken into account separately. Pulse testing with low duty cycle is used.

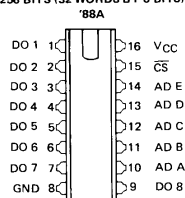
TTL MEMORIES

SERIES 54/74, 54S/74S
READ-ONLY MEMORIES

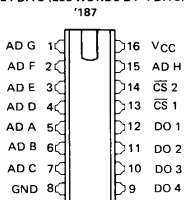
BULLETIN NO. DL S 7512259, MAY 1975

- Mask-Programmed Memories That Can Replace PROMs
- Full On-Chip Decoding and Fast Chip Select(s) Simplify System Decoding
- All Schottky-Clamped ROMs Offer
 - Choice of 3-State or Open-Collector Outputs
 - P-N-P Inputs for Reduced Loading on System Buffers/Drivers
- Applications Include:
 - Microprogramming Firmware/Firmware Loaders
 - Code Converters/Character Generators
 - Translators/Emulators
 - Address Mapping/Look-Up Tables

256 BITS (32 WORDS BY 8 BITS)



1024 BITS (256 WORDS BY 4 BITS)



TYPE NUMBER (PACKAGES)	TYPE OF OUTPUT(S)	BIT SIZE (ORGANIZATION)	TYPICAL ACCESS TIMES	
			CHIP-SELECT ADDRESS	ADDRESS
-55°C to 125°C	0°C to 70°C			
SN5488A(J, W)	SN7488A(J, N)	Open-Collector 256 Bits (32 W x 8 B)	22 ns	26 ns
SN54187(J, W)	SN74187(J, N)	Open-Collector 1024 Bits (256 W x 4 B)	20 ns	40 ns
SN54S270(L)	SN74S270(L, N)	Open-Collector 2048 Bits (512 W x 4 B)	15 ns	45 ns
SN54S370(L)	SN74S370(L, N)	3-State		
SN54S271(J)	SN74S271(J, N)	Open-Collector 2048 Bits	15 ns	45 ns
SN54S371(J)	SN74S371(J, N)	3-State		

description

These monolithic TTL custom-programmed read-only memories (ROMs) are particularly attractive for applications requiring medium to large quantities of the same bit pattern. Plug-in replacements can be obtained for most of the popular TTL PROMs.

The high-complexity 2048-bit ROMs can be used to significantly improve system bit density for fixed memory as all are offered in compact 16- or 20-pin dual-in-line packages having pin-row spacings of 0.300-inch.

The Schottky-clamped versions offer considerable flexibility for upgrading existing designs or improving new designs as they feature improved performance; plus, they offer low-current MOS-compatible p-n-p inputs, choice of bus-driving three-state or open-collector outputs, and improved chip-select access times.

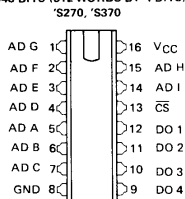
Data from a sequenced deck of data cards punched according to the specified format are permanently programmed by the factory into the monolithic structure for all bit locations. Upon receipt of the order, Texas Instruments will assign a special identifying number for each pattern programmed according to the order. The completed devices will be marked with the appropriate TI special device number. It is important that the customer specify not only the output levels desired at all bit locations, but also the other information requested under ordering instructions.

The three-state outputs offer the convenience of an open-collector output with the speed of a totem-pole output: they can be bus-connected to other similar outputs yet they retain the fast rise time characteristic of the TTL totem-pole output. The open-collector outputs offer the capability of direct interface with a data line having a passive pull-up.

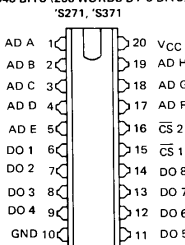
Word-addressing is accomplished in straight positive-logic binary and the memory may be read when all CS inputs are low. A high at any CS input causes the outputs to be off.

Pin assignments for all of these memories are the same for all packages.

2048 BITS (512 WORDS BY 4 BITS)



2048 BITS (256 WORDS BY 8 BITS)



SERIES 54/74
READ-ONLY MEMORIES

recommended operating conditions

	SN5488A			SN7488A			SN54187			SN74187			UNIT
	MIN	NOM	MAX	MIN	NOM	MAX	MIN	NOM	MAX	MIN	NOM	MAX	
Supply voltage, V _{CC}	4.5	5	5.5	4.75	5	5.25	4.5	5	5.5	4.75	5	5.25	V
High-level output voltage, V _{OH}				5.5			5.5			5.5			V
Low-level output current, I _{OL}				12			16			16			mA
Operating free-air temperature, T _A (see Note 2)	-55	125		0	70		-55	125		0	70		°C

NOTE 2: An SN54187 in the W package operating at free-air temperatures above 111°C requires a heat sink that provides a thermal resistance from case-to-free-air, R_{θCA}, of not more than 46°C/W.

electrical characteristics over recommended operating free-air temperature range (unless otherwise noted)

PARAMETER	TEST CONDITIONS ¹	'88A		'187		UNIT		
		MIN	TYP [‡] MAX	MIN	TYP [‡] MAX			
V _{IH}	High-level input voltage	2		2		V		
V _{IL}	Low-level input voltage	0.8		0.8		V		
V _{IK}	Input clamp voltage	-1.5		-1.5		V		
I _{OH}	High-level output current	40		40		μA		
V _{OL}	Low-level output voltage	0.2		0.4		V		
I _I	Input current at maximum input voltage	1		1		mA		
I _{IH}	High-level input current	25		40		μA		
I _{IL}	Low-level input current	-1		-1		mA		
I _{CC}	Supply current	64		80		92	130	mA
C _o	Off-state output capacitance	6.5		6.5		pF		

¹For conditions shown as MIN or MAX, use the appropriate value specified under recommended operating conditions.

[‡]All typical values are at V_{CC} = 5 V, T_A = 25°C.

NOTE 3: With outputs open and CS input(s) grounded, I_{CC} is measured first by selecting a word that contains the maximum number of programmed high-level outputs, then by selecting a word that contains the maximum number of programmed low-level outputs.

switching characteristics, V_{CC} = 5 V, T_A = 25°C

PARAMETER	TEST CONDITIONS	'88A		'187		UNIT
		TYP	MAX	TYP	MAX	
t _{a(ad)}	Access time from address	26	45	40	60	ns
t _{a(CS)}	Access time from chip select (enable time)	22	35	20	30	ns
t _{PLH}	Propagation delay time, low-to-high-level output from chip select (disable time)	22	35	20	30	ns

Tema n. 4

Si progetti un amplificatore ottico a semiconduttore (SOA) per amplificare un segnale ottico emesso da una sorgente esterna alla lunghezza d'onda di 980nm.

In assenza di iniezione ottica, il SOA deve fornire un guadagno disponibile pari a 20 dB quando è iniettata una densità superficiale di corrente pari a 3.5mA/cm^2 . Supponendo di utilizzare un materiale MQW avente come materiale attivo $\text{In}_{0.2}\text{Ga}_{0.8}\text{As}$ cresciuto su GaAs, i cui parametri fisici e costruttivi sono riportati in Tabella 1, e trascurando le riflettività terminali residue, si determini la lunghezza del SOA supponendo che la larghezza dell'elettrodo sia di $5\ \mu\text{m}$.

In seguito, si discutano i vantaggi e i problemi che comporterebbe, per il progetto, la scelta per la regione di iniezione, di geometrie non uniformi, quali ad esempio strutture "tapered". Per quanto riguarda le tecniche utilizzate per confinare il campo ottico nel dispositivo, si presentino infine le differenze tra la tecnica di guidaggio d'indice e quella di guidaggio di guadagno.

Al fine di validare il progetto in presenza di iniezione ottica, si vuole scrivere un codice di simulazione che implementi, con una discretizzazione alle differenze finite, il metodo BPM bidimensionale. Partendo dalla formulazione del metodo brevemente riassunta in Appendice 1, il candidato scriva (su carta), nel linguaggio di programmazione che ritiene maggiormente adatto per questa applicazione, un codice in grado di simulare e validare il dispositivo progettato.

Tabella 1: parametri del materiale $\text{In}_{0.2}\text{Ga}_{0.8}\text{As}/\text{GaAs}$ con emissione a 980nm

Simbolo	Descrizione	Valore
d	Spessore di ogni strato QW	$80\ \text{\AA}$
n	Numero di strati QW	5
Γ_y	Fattore di confinamento in direzione della crescita dei QW (direzione y)	0.1
Γ_x	Fattore di confinamento in direzione laterale (direzione x)	0.9
α_i	Perdite del materiale (in campo)	$2.5\ \text{cm}^{-1}$
η_i	Efficienza di iniezione	0.9
a	Guadagno del materiale (in campo)	$2.5\ 10^{16}\ \text{cm}^2$
N_0	Densità di portatori alla trasparenza	$1.5\ 10^{18}\ \text{cm}^{-3}$
B	Coefficiente di ricombinazione bimolecolare	$2\ 10^{-10}\ \text{cm}^3/\text{s}$
C	Coefficiente di ricombinazione Auger	$3.5\ 10^{-30}\ \text{cm}^6/\text{s}$

Per le scelte di progetto lasciate libere e i dati non esplicitamente riportati nel testo si ricorra a ragionevoli e giustificate ipotesi.

Appendice 1

Per studiare il campo elettrico $u(x, z)$ che si propaga in direzione $+z$, si consideri l'equazione di Fresnel nella forma

$$\frac{\partial}{\partial z} u(x, z) = -j \frac{1}{2k_0 n_{ref}} \frac{\partial^2}{\partial x^2} u - \left[\alpha_i - \Gamma_y g(x, z) + j \frac{k_0}{2n_{ref}} (n(x, z)^2 - n_{ref}^2) \right] u \quad (1)$$

dove $k_0 = 2\pi/\lambda$ è il numero d'onda, λ è la lunghezza d'onda, α_i sono le perdite (in campo) del materiale, Γ_y è il fattore di confinamento in nella direzione di crescita dei Quantum Well, n è l'indice di rifrazione, pari a n_{sub} nella regione in cui non c'è iniezione elettrica e a n_w nella zona coperta dall'elettrodo, $n_{ref} = n_{sub}$ è l'indice di rifrazione scelto come riferimento. In (1), il guadagno $g(x, z)$ visto dal campo dipende dalla densità dei portatori nel mezzo attivo e quindi dall'iniezione di corrente e può essere scritto come $g(x, z) = a(N(x, z) - N_0)$ con a guadagno differenziale del materiale e N_0 densità di portatori alla trasparenza. Il valore della densità dei portatori $N(x, z)$ è legato all'iniezione di corrente $I(x, z) = J(x, z) w L$ tramite la relazione

$$\frac{J(x, z)}{qd} = BN(x, z)^2 + CN(x, z)^3 \quad (2)$$

con w larghezza dell'elettrodo, L lunghezza del dispositivo, d spessore dei QW, q carica dell'elettrone, B coefficiente di ricombinazione bimolecolare e C coefficiente di ricombinazione Auger. Si osservi che, in (2), la densità superficiale di corrente $J(x, z)$ è nulla nelle zone del dominio considerato dove non c'è iniezione.

L'equazione in 1 può essere scritta come

$$\frac{\partial}{\partial z} u = A \frac{\partial^2}{\partial x^2} u - \Psi(x, z) u \quad (3)$$

con $\Psi(x, z) = \alpha_i - \Gamma_y g(x, z) + j \frac{k_0}{2n_{ref}} (n(x, z)^2 - n_{ref}^2)$.

Si definisce una griglia di discretizzazione su un dominio rettangolare $[0, L] \times [0, W]$ (Fig. 1 a,b), con passo Δx e Δz , introducendo

- il pedice i per indicare la direzione x (N intervalli, $i \in [0, N]$).
- l'apice m per indicare la direzione z (M intervalli, $m \in [0, M]$)
- u_i^m è quindi il valore approssimato del campo in posizione $(i\Delta x, m\Delta z)$

Si approssimino ora le derivate in (3) come

$$\frac{\partial^2}{\partial x^2} u \rightarrow \frac{1}{2} \left\{ \frac{u_{i-1}^m - 2u_i^m + u_{i+1}^m}{\Delta x^2} + \frac{u_{i-1}^{m+1} - 2u_i^{m+1} + u_{i+1}^{m+1}}{\Delta x^2} \right\}$$

$$\frac{\partial u}{\partial z} \rightarrow \frac{u_i^{m+1} - u_i^m}{\Delta z}; \quad \Psi(x, z) = \frac{1}{2} \Psi_i^{m+1/2} (u_i^m + u_i^{m+1})$$

Si ottiene così il sistema di $N - 1$ equazioni per $i \in [1, N - 1]$

$$-u_{i-1}^{m+1} + \left(2 + \psi + \chi_i^{m+1/2} \right) u_i^{m+1} - u_{i+1}^{m+1} = +u_{i-1}^m + \left(-2 + \psi - \chi_i^{m+1/2} \right) u_i^m + u_{i+1}^m$$

dove

- $\psi = 4jn_{ref}k_0 \frac{\Delta x^2}{\Delta z}$ non dipende dalla posizione ma sono dall'indice di rifrazione scelto come riferimento n_{ref} , dalla lunghezza d'onda (in k_0) e dalla griglia scelta (Δx and Δz)
- $\chi_i^{m+1/2} = k_0 \Delta x^2 \left[-k_0 ((n_i^{m+1/2})^2 - n_{ref}^2) + 2j(\alpha_i - \Gamma_x g_i^{m+1/2}) n_{ref} \right]$ dipende dalla posizione; il guadagno e l'indice di rifrazione possono essere valutati come medie dei valori in $(i\Delta x - W/2, m\Delta z)$ e $(i\Delta x - W/2, (m+1)\Delta z)$

In forma compatta, introducendo $q_i^{m+1/2} = -2 + \psi - \chi_i^{m+1/2}$ e $s_i^{m+1/2} = 2 + \psi + \chi_i^{m+1/2}$, si ha

$$-u_{i-1}^{m+1} + s_i^{m+1/2} u_i^{m+1} - u_{i+1}^{m+1} = u_{i-1}^m + q_i^{m+1/2} u_i^m + u_{i+1}^m$$

Infine, come condizioni al contorno per il problema, si impongano per semplicità condizioni di Dirichlet omogenee lungo le direzioni $x = 0$ e $x = W$, e si supponga nota la distribuzione iniziale di campo in $z = 0$, le cui componenti sono u_i^0 .

Il problema può essere quindi ricondotto alla soluzione di una successione di sistemi lineari del tipo

$$\bar{A}^{m+1} \underline{u}^{m+1} = \bar{B}^m \underline{u}^m$$

con \bar{A} e \bar{B} matrici tridiagonali $(N + 1) \times (N + 1)$ e \underline{u}^m vettore di $N + 1$ componenti u_i^m , $i \in [0, N]$.

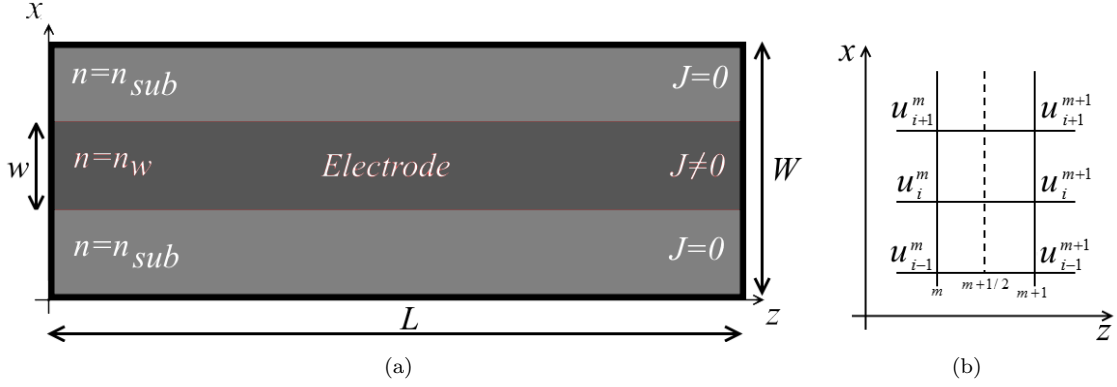


Figure 1: (a) Geometria considerata nel problema. (b) Discretizzazione del dominio.

Tema n. 5

Software di simulazione per ordini urgenti in uno stabilimento veicolare

Si consideri uno stabilimento di assemblaggio di veicoli personalizzati in cui gli ordini di vendita ricevuti oggi saranno consegnati tra quattro mesi. Tutti gli ordini di vendita nei prossimi quattro mesi sono schedulati per l'assemblaggio in stabilimento e tutti i componenti necessari sono programmati per il ricevimento dai fornitori.

In tale scenario può succedere che l'ufficio vendite richieda all'ufficio pianificazione dello stabilimento un ordine di vendita urgente da inserire prima di altri già schedulati e per i quali tutti i componenti necessari siano già programmati.

Il candidato progetti un software per simulare la fattibilità di nuove richieste di ordine di vendita urgente, per valutare gli impatti sulla futura disponibilità dei componenti necessari e per evidenziare i costi delle eventuali spedizioni urgenti dai fornitori, in modo che l'ufficio pianificazione possa decidere se approvare o rifiutare le richieste di ordine di vendita urgente.

Seguono i requisiti per l'analisi funzionale del software.

1. Il pianificatore dovrà configurare il veicolo personalizzato.
2. Il software dovrà esplodere la configurazione del veicolo in un elenco di componenti necessari.
3. Ipotizzando che i componenti necessari alla configurazione del veicolo urgente siano sottratti in cascata ai veicoli schedulati dopo quello urgente, il software dovrà calcolare la giacenza futura di ogni componente necessario come segue.

$$G_f = G_a + \sum_{d \leq D} R_d - \sum_{d \leq D} C_d - C_D$$

Dove

G_f = giacenza futura

G_a = giacenza attuale

R_d = quantità di componente ricevuta dal fornitore in data d

C_d = quantità di componente consumata dal veicolo schedulato in data d

C_D = quantità consumata dal veicolo urgente schedulato in data D

D = data schedulata per il veicolo urgente

4. Per ogni componente necessario alla configurazione del veicolo urgente con giacenza futura positiva o nulla, il software dovrà calcolare se e quale veicolo schedulato dopo quello urgente, attualmente fattibile per disponibilità del componente necessario, diventerebbe infattibile per indisponibilità dello stesso componente, sottratto in cascata per il veicolo urgente.
5. Per ogni componente necessario alla configurazione del veicolo urgente con giacenza futura negativa, ipotizzando di emettere subito un ordine di acquisto al fornitore e considerando sia il tempo di produzione fornitore sia il tempo di trasporto standard necessari, il software dovrà calcolare la data prevista di ricevimento, in modo che, nel caso in cui tutte le date previste di ricevimento siano precedenti o uguali a quella schedulata per il veicolo urgente, l'ufficio pianificazione possa comunicare all'ufficio vendite l'approvazione della richiesta di ordine di vendita urgente senza costi aggiuntivi.
6. Per ogni componente citato al punto 5, con data prevista di produzione fornitore precedente o uguale a schedulata per il veicolo urgente e con data prevista di ricevimento successiva a quella schedulata per il veicolo urgente, il software dovrà calcolare il tempo di trasporto necessario a ricevere tale componente in tempo, in modo che l'ufficio pianificazione possa identificare quale mezzo di trasporto standard (es. nave) sostituire con quale mezzo di

trasporto rapido (es. aereo), quotare il costo aggiuntivo necessario per il cambio di mezzo e comunicare all'ufficio vendite l'approvazione della richiesta di ordine di vendita urgente con i costi aggiuntivi di ogni cambio di mezzo necessario.

7. Il software dovrà elencare ogni componente citato al punto 5, con data prevista di produzione fornitore successiva a quella schedulata per il veicolo urgente, in modo che l'ufficio pianificazione possa comunicare all'ufficio vendite il rifiuto della richiesta di ordine di vendita urgente per infattibilità.

Il candidato scriva la specifica funzionale di progetto, da consegnare ad tecnico programmatore per lo sviluppo di tale software, facendo le opportune realistiche assunzioni laddove siano mancanti i dati e dettagliando le seguenti caratteristiche.

- a. Interfaccia utente
- b. Disegni di videate
- c. Funzionalità
- d. Prestazioni
- e. Vincoli di progettazione
- f. Struttura logica del database
- g. Attributi del sistema software
- h. Flussi dati con un sistema ERP
- i. Esportazioni, stampe ed email