

POLITECNICO DI TORINO

ESAMI DI STATO PER L'ABILITAZIONE ALLA PROFESSIONE DI INGEGNERE

II SESSIONE - ANNO 1997

Ramo INFORMATICO TEMA N. 1

Un sistema riceve da una porta parallela (8 bit) una sequenza di dati (numeri binari compresi tra 0 e 127), sincronizzati da un clock a 19200 Hz. La sequenza inizia con un byte 80h e termina con un byte FFh (si noti che 80h e FFh sono valori non ammessi tra i dati).

Il sistema deve memorizzare in una RAM, in forma compatta, i dati ricevuti. Supponendo che i dati siano al massimo 4k, li si compatti utilizzando le seguenti regole:

- Una sequenza di n byte uguali tra loro (al massimo 127 byte) viene rappresentata mediante due byte, contenenti $-n$ (primo byte, contiene l'opposto del numero di dati uguali, in codice complemento a due) seguito dal dato (secondo byte).
- Un dato non ripetuto viene rappresentato tale e quale (senza compressioni).

Al termine della compattazione si richiede inoltre di visualizzare il conteggio dei dati che, interpretati come numeri in c-a-2 su 8 bit, risultino multipli di 7 (0 escluso).

Si richiede al candidato di risolvere il problema in uno dei due modi proposti al punto 1 e al punto 2 che seguono. Facoltativamente il candidato puo' risolvere il problema in entrambi i modi.

1) Progettare una macchina del tipo FSM complessa (sistema con unità operativa e unità di controllo), supponendo di avere a disposizione un generatore di clock alla frequenza di 4 MHz e di visualizzare il conteggio finale su display a 7 segmenti. In particolare:

- 1.1) Si disegni lo schema a blocchi dell'unità operativa (o data path) a livello RT (Register Transfer);
- 1.2) Si tracci il grafo degli stati dell'unità di controllo;
- 1.3) Si progetti l'unità operativa, utilizzando componenti standard, oppure porte logiche e FF-D; se ne disegni lo schema logico;
- 1.4) Si progetti l'unità di controllo, utilizzando componenti standard, oppure porte logiche e FF-D, oppure ROM e componenti standard, oppure PLA; se ne disegni lo schema logico;

2) Progettare il dispositivo utilizzando un microprocessore del tipo 8085 oppure 80x86 (o altri equivalenti), e relative interfacce periferiche. In particolare:

- 2.1) Si disegni lo schema logico, indicando chiaramente:
 - la mappa di memoria,
 - i componenti utilizzati,
 - la rete di selezione,
 - il modo di gestione delle periferiche,
 - l'eventuale gestione di interruzioni.
- 2.2) Si scriva il segmento di programma per l'inizializzazione del sistema.
- 2.3) Si scrivano i moduli di programma per la gestione del sistema.
- 2.4) La visualizzazione del conteggio finale sia fatta su display a 7 segmenti pilotati da porte parallele.