

INF/C/5

1/2/2

**Esame di stato per l'abilitazione all'esercizio della
professione di Ingegnere iunior
Sezione B
Prova di Classe
Settore dell'Informazione
Tema di telecomunicazioni
I sessione – anno 2003**

Si devono progettare un modulatore 4-PSK ed il relativo demodulatore, funzionanti per una bit-rate pari a $R=2$ Mbit/s.

Si sceglie di realizzarli con tecnologia completamente digitale, in trasmissione dalla banda-base fino alla frequenza intermedia, ed in ricezione dalla frequenza intermedia sino alla banda-base.

1. Si descriva lo schema a blocchi completo del modulatore e del demodulatore.
2. Si descrivano le scelte di progetto che si ritengono opportune per il blocco di campionamento A/D in ricezione (scelta della frequenza intermedia, frequenza di campionamento, numero di bit di quantizzazione, ecc.).
3. Si discutano quali sono i vantaggi e gli svantaggi dell'implementazione digitale di questa coppia modulatore/demodulatore, rispetto ad una implementazione analogica.